

S-88.3132/S-88.132 VLSI-piirien suunnittelu

Tentti 15.12.05

Merkitse jokaiseen vastauspaperiisi

- S-88.3132 (uusi) tai S-88.132 (vanha) VLSI-piirien suunnittelu (jos opiskelet vanhassa tutkintorakenteessa opintoviikkoina, käytä koodia S-88.132)
 - tentti 15.12.2005
 - sukunimi, etunimet
 - koulutusohjelma
 - opintokirjan numero
1. Invertterin toteutus CMOS-tekniikassa. Esitä kytkentäkaavio ja erillisinä kaavioina ulostulojännite ja virrankulutus sisäänmenojännitteen funktiona. Miten toteutat samalla periaatteella NOR- ja NAND-veräjät? Esitä kytkentäkaaviot.
 2. Esitä 2-muuttujan LUT:n (lookup table) toimintaperiaate kytkentäkaaviona. Miten toteutat sitä käyttäen XOR-veräjän? Esitä tähän LUT-rakenteeseen perustuva yleiskäyttöinen logiikkalohko, joka sisältää D-kiikun.
 3. Rakenna 1-bittisistä kokosummaimista n-bittinen kokosummain (numeroi bitit 0:sta alkaen). Miten täydennät tämän kytkennän yhteen/vähennyslaskupiiriksi, kun tiedät käsiteltävien lukujen käyttävän kahden komplementtiesitystä?
Vihje: lisää yksi kontrollisignaali ja enintään n kpl apuveräjiä, jotka ovat loogisia perusportteja (AND, OR, XOR ja niiden negaatiot)
 4. Analysoi seuraavan asynkronisen kytkennän toiminta laatimalla tilataulu ja indikoimalla siitä stabiilit tilat:
$$U = \text{NOR}(X,V) \text{ ja } V = \text{NOR}(Y,U)$$

Milloin piirin toiminta (tilasiirtymä) ei ole hyvin määritelty?
 5. Esitä yleisen synkronisen äärellisen automaatin peruslohkokaavio. Esitä scan-path testauksen mahdollistava kytkentä tällaiselle automaatille, jonka D-kiikuista muodostuva tilarekisteri on 3-bittinen. Miten tässä kytkennässä toteutuvat ohjattavuuden (controllability) ja havaittavuuden (observability) periaatteet?